

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-023709

(43)Date of publication of application : 25.01.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20

(21)Application number : 2000-209564

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 11.07.2000

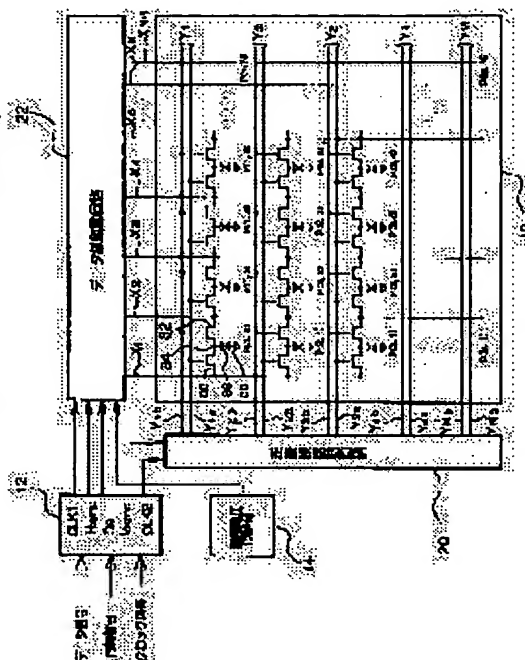
(72)Inventor : MORITA AKIRA

(54) ELECTROOPTICAL DEVICE, AND ITS DRIVING METHOD AND ELECTRONIC EQUIPMENT USING THE METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To solve such problem that, when an electrooptical device is made to be driven with a conventional dot inversion system, the voltage width of a data signal to be supplied to respective pixels becomes roughly double and the power consumption of the device becomes large and moreover, respective pixels can not be charged to prescribed voltages in a prescribed selection period.

SOLUTION: A liquid crystal panel 10 has $M \times N$ pieces of pixels $P(m, n)$ which are arranged respectively by being made to correspond to one line of a data line Xa and one line of a data line Xb adjacent to the line. Moreover, the panel has a switching element 30 which is connected to a scanning line Ym and to one line of the data line Xa and a switching element 32 which is connected to one line the data line Xb adjacent to the line at each opening part of the pixels $P(m, n)$. When this liquid crystal display device is made to be driven with the dot inversion system, a data signal voltage having a positive polarity and a data signal voltage having a negative polarity are supplied respectively to the data line Xa and the data line Xb by a data line driving circuit 22 and, moreover, the opening and the closing of the switching elements 30, 32 are controlled by a scanning line driving circuit 20 in synchronization with this.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-23709

(P2002-23709A)

(43) 公開日 平成14年1月25日 (2002.1.25)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A 5 C 0 8 0
	6 2 1		6 2 1 Z
	6 2 4		6 2 4 B

審査請求 未請求 請求項の数14 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2000-209564 (P2000-209564)

(22) 出願日 平成12年7月11日 (2000.7.11)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 森田 晶

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100090479

弁理士 井上 一 (外2名)

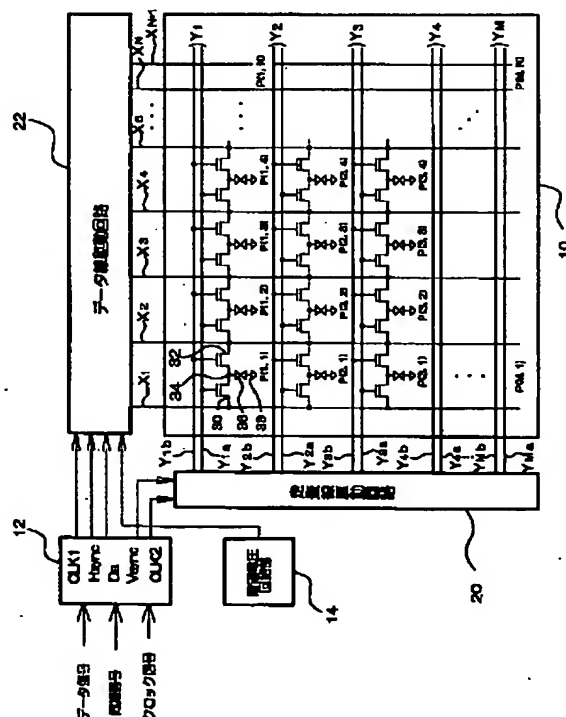
最終頁に続く

(54) 【発明の名称】 電気光学装置、およびその駆動方法並びにそれを用いた電子機器

(57) 【要約】 (修正有)

【課題】 電気光学装置を従来のドット反転方式で駆動させる場合、各画素に供給されるデータ信号の電圧幅がほぼ倍になり、消費電力が大きく、また、所定の選択期間内で所定電圧にまで各画素を充電できないといった問題があった。

【解決手段】 液晶パネル10は、データ線X_aの1本と、これと隣合うデータ線X_bの1本とに対応して配置されたM×N個の画素P (m, n) を有する。さらに、この画素P (m, n) の各々の開口部には、走査線Y_mに接続された、データ線X_aの1本と接続されたスイッチング素子30、およびこれと隣合うデータ線X_bの1本とに接続されたスイッチング素子32を有する。この液晶装置をドット反転駆動させるとき、データ線駆動回路22により、正極性のデータ信号電圧はデータ線X_aに、負極性のデータ信号電圧はデータ線X_bにそれぞれ供給される。これと同期して、走査線駆動回路20でスイッチング素子30、32の開閉を制御する。



(2)

【特許請求の範囲】

【請求項1】 第1の方向に沿って配置され、第1の極性のデータ信号が供給される第1のデータ線、および第2の極性のデータ信号が供給される第2のデータ線を一对とする複数のデータ線対と、
前記第1の方向と交差する第2の方向に沿って配置された複数の走査線と、
前記複数の走査線の各々と、前記複数のデータ線対の各々との交点に対応して設けられた複数の画素と、
前記複数の走査線のうちの1つを選択期間内に選択する走査信号を前記複数の走査線の各々に供給する走査線駆動手段と、
前記複数のデータ線対の前記第1のデータ線または前記第2のデータ線にデータ信号を供給するデータ線駆動手段と、
を有し、
前記データ線駆動手段は、第k（kは自然数）フレーム期間の第t（tは自然数）番目の選択期間では、前記複数のデータ線対の各対の第1のデータ線または第2のデータ線のいずれか一方を、前記第2の方向に沿って交互に選択し、第t+1番目の選択期間では、前記第t番目の選択期間に前記複数のデータ線対の各対で選択されない他方の第1のデータ線または第2のデータ線を選択するデータ線切換え手段を有することを特徴とする電気光学装置。

【請求項2】 請求項1において、
前記複数のデータ線対のうち隣合う各データ線対では、1本のデータ線が前記第1のデータ線および前記第2のデータ線に兼用されていることを特徴とする電気光学装置。

【請求項3】 請求項1または2において、
前記データ線切換え手段は、
前記第kフレーム期間後の第k+1フレーム期間には、第t番目の選択期間で、前記第kフレーム期間の第t番目の選択期間に前記複数のデータ線対の各対で選択されない他方の第1のデータ線または第2のデータ線を選択し、第t+1番目の選択期間で、前記第k+1フレーム期間の第t+1番目の選択期間に前記複数のデータ線対の各対で選択されない一方の第1のデータ線または第2のデータ線を選択するデータ線切換え手段を有することを特徴とする電気光学装置。

【請求項4】 請求項3において、
前記複数の走査線は、第1の走査線および第2の走査線の2本の走査線を一对とする複数の走査線対で構成され、
各々の前記第1のデータ線と、前記複数の走査線対の各々の前記第2の走査線と、前記複数の画素の各々とに接続された複数の第1のスイッチング素子と、
各々の前記第2のデータ線と、前記複数の走査線対の各々の前記第1の走査線と、前記複数の画素の各々とに接

続された複数の第2のスイッチング素子とをさらに有することを特徴とする電気光学装置。

【請求項5】 請求項4において、

前記走査線駆動手段は、

前記複数の走査線対の各対の前記第1または第2の走査線の一方に接続され、前記第kフレーム期間の第t番目の選択期間および前記第k+1フレーム期間の第t+1番目の選択期間にオンされる複数の第3のスイッチング素子と、

10 前記複数の走査線対の各対の前記第1または第2の走査線の他方に接続され、前記第kフレーム期間の第t+1番目の選択期間および前記第k+1フレーム期間の第t番目の選択期間にオンされる複数の第4のスイッチング素子とを有することを特徴とする電気光学装置。

【請求項6】 請求項2乃至4のいずれかにおいて、
前記データ信号は、R信号、G信号およびB信号を有し、

前記第1の方向に沿って、前記複数の走査線対の両端に配置された2本の前記第1のデータ線または前記第2のデータ線には、前記R信号、前記G信号および前記B信号のうちのいずれか1つの信号が供給され、その他の前記第1のデータ線および前記第2のデータ線には、前記R信号、前記G信号および前記B信号のうちのいずれか2つの信号が供給されることを特徴とする電気光学装置。

【請求項7】 請求項1乃至6のいずれかに記載の電気光学装置において、

前記複数の画素の各々は、容量性の電気特性を有することを特徴とする電気光学装置。

30 【請求項8】 請求項1乃至7のいずれかに記載の電気光学装置において、前記複数の画素の各々は、薄膜トランジスタで駆動される電気光学材料を有することを特徴とする電気光学装置。

【請求項9】 請求項8において、

前記電気光学材料は、液晶であることを特徴とする電気光学装置。

【請求項10】 請求項1乃至9のいずれかに記載の電気光学装置を有することを特徴とする電子機器。

【請求項11】 第1の方向に沿って配置され、第1の極性のデータ信号が供給される第1のデータ線、および第2の極性のデータ信号が供給される第2のデータ線を一对とする複数のデータ線対と、

前記第1の方向と交差する第2の方向に沿って配置された複数の走査線と、

前記複数の走査線の各々と、前記複数のデータ線対の各々との交点に対応して設けられた複数の画素と、

前記複数の走査線のうちの1つを選択期間内に選択する走査信号を前記複数の走査線の各々に供給する走査線駆動手段と、

50 前記複数のデータ線対の前記第1のデータ線または前記

(3)

3

第2のデータ線にデータ信号を供給するデータ線駆動手段とを有する電気光学装置の駆動方法であって、前記データ線駆動手段は、第 k (k は自然数) フレーム期間の第 t (t は自然数) 番目の選択期間では、前記複数のデータ線対の各対の第1のデータ線または第2のデータ線のいずれか一方を、前記第2の方向に沿って交互に選択し、第 $t+1$ 番目の選択期間では、前記第 t 番目の選択期間に前記複数のデータ線対の各対で選択されない他方の第1のデータ線または第2のデータ線を選択することを特徴とする電気光学装置の駆動方法。

【請求項12】 請求項11において、前記複数の画素の各々は、容量性の電気特性を有することを特徴とする電気光学装置の駆動方法。

【請求項13】 請求項11または12において、前記複数の画素の各々は、薄膜トランジスタで駆動される電気光学材料を有することを特徴とする電気光学装置の駆動方法。

【請求項14】 請求項13において、前記電気光学材料は、液晶であることを特徴とする電気光学装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電気光学装置、およびその駆動方法並びにそれを用いた電子機器に関する。

【0002】

【背景技術および発明が解決しようとする課題】 現在、例えばTFT (Thin Film Transistor) 型液晶装置には、主にフレーム反転駆動方式、ライン反転方式またはドット反転駆動方式などの交流電圧駆動が用いられる。なかでも、ドット反転駆動方式はフリッカーおよび輝度傾斜をより抑制できる駆動方式である。ドット反転駆動方式は、図12(a)に示すように、画素毎に交互に位相を反転させる駆動方式である。このドット反転駆動方式を用いた液晶装置の動作を、ある特定の1画素P

(1, 1)を例にとり、以下に説明する。

【0003】 図12(b)は、画素P(1, 1)にデータ信号電圧 $+V_1$ または $-V_1$ が印加される場合の、画素P(1, 1)の電圧 $V_{P(1,1)}$ の経時変化を示す図である。 $t_1 \sim t_2$ の期間はフレーム期間(f_1, f_2, \dots)を、 H_1 は一水平走査期間(選択期間)をそれぞれ示している。

【0004】 フレーム期間 f_1 では、画素P(1, 1)にデータ信号電圧 $+V_1$ が供給されると、画素電圧 $V_{P(1,1)}$ は曲線 C_{a1} のような充電特性を描きながら、選択期間内の時点 t_{a1} で所定のデータ信号電圧 $+V_1$ に達し、その後安定する。フレーム期間 f_2 では、画素P(1, 1)にデータ信号電圧 $-V_1$ が供給されると、画素電圧 $V_{P(1,1)}$ は曲線 C_{a2} のような充電特性を描きながら、選択期間内の時点 t_{a2} で所定のデータ信号電圧 $-V$

4

$_1$ に達し、その後安定する。この液晶装置は、ドット反転駆動方式を用いているために、例えば、データ信号電圧を、 $+V_1$ から $-V_1$ に極性を反転させている。フレーム期間が変わる毎に、画素P(1, 1)は、ほぼ $2V_1$ の電圧変化が生じることになる。画素P(1, 1)はフレーム期間が変化する毎に、 $2V_1$ の電圧を生じさせるために、 $-V_1$ から $+V_1$ にまで、または $+V_1$ から $-V_1$ にまで充電されなければならない。また、液晶パネル内では、各データ線の配線容量に起因する電圧分の充電も生じる。このために、データ信号電圧を供給するデータ線駆動回路などの電圧供給源と、充電されるべき各画素との距離が遠くなるほど、あるいは大画面の液晶装置になるほど選択期間内で所定の電圧にまで充電できないといった問題が生じることになる。これは充電されるべき画素の電圧変化が大きいほど、影響も顕著に現れる。

【0005】 本発明では、電気光学装置をドット反転駆動させる場合に、各画素に供給されるデータ信号電圧の電圧幅をほぼ半分にできる。本発明の目的は、消費電力の低減、および選択期間内で十分に各画素を充電することができると電気光学装置、およびその駆動方法並びにそれを用いた電子機器を提供することにある。

【0006】

【課題を解決するための手段】 上記課題を解決するために、本発明の一形態に係る電気光学装置は、第1の方向に沿って配置され、第1の極性のデータ信号が供給される第1のデータ線、および第2の極性のデータ信号が供給される第2のデータ線を一对とする複数のデータ線対と、前記第1の方向と交差する第2の方向に沿って配置された複数の走査線と、前記複数の走査線の各々と、前記複数のデータ線対の各々との交点に対応して設けられた複数の画素と、前記複数の走査線のうちの1つを選択期間内に選択する走査信号を前記複数の走査線の各々に供給する走査線駆動手段と、前記複数のデータ線対の前記第1のデータ線または前記第2のデータ線にデータ信号を供給するデータ線駆動手段と、を有し、前記データ線駆動手段は、第 k (k は自然数) フレーム期間の第 t (t は自然数) 番目の選択期間では、前記複数のデータ線対の各対の第1のデータ線または第2のデータ線のいずれか一方を、前記第2の方向に沿って交互に選択し、第 $t+1$ 番目の選択期間では、前記第 t 番目の選択期間に前記複数のデータ線対の各対で選択されない他方の第1のデータ線または第2のデータ線を選択するデータ線切換え手段を有することを特徴とする。また、請求項10の発明は、電気光学装置の駆動方法を定義している。

【0007】 このような電気光学装置及びその駆動方法によれば、電気光学パネル内のデータ線のそれぞれには、正極性または負極性のよう、ある固定の極性のデータ信号のみが供給される。この電気光学装置を、フレーム期間毎、かつ選択期間毎に各画素の電圧の極性を変化させるドット反転方式で駆動させる場合、各データ線

(4)

5

には、同じ極性の電圧を有するデータ信号が常に供給される。このため、各データ線の電圧の変動幅を減らすことができ、消費電力の低減が実現できると共に、一定の選択期間内で、各画素の充電を十分に行なえるようになる。

【0008】また、本発明に係る電気光学装置は、前記複数のデータ線対のうち隣合う各データ線対では、1本のデータ線が前記第1のデータ線および前記第2のデータ線に兼用されていることを特徴とする。

【0009】このように、隣合う各データ線対で同じ極性のデータ信号が供給されるデータ線同士を共有させることで、従来の液晶パネルに配置されたデータ線の数と比して、1本余分に設けるだけで本発明にかかる電気光学装置の動作が行なえようになる。

【0010】また、本発明に係る電気光学装置において、前記データ線切換え手段は、前記第kフレーム期間後の第k+1フレーム期間には、第t番目の選択期間で、前記第kフレーム期間の第t番目の選択期間に前記複数のデータ線対の各対で選択されない他方の第1のデータ線または第2のデータ線を選択し、第t+1番目の選択期間で、前記第k+1フレーム期間の第t+1番目の選択期間に前記複数のデータ線対の各対で選択されない一方の第1のデータ線または第2のデータ線を選択するデータ線切換え手段を有することを特徴とする。

【0011】このようにすれば、各フレーム期間で充電する各画素の極性に対応した、特定のデータ線を選択できる。

【0012】また、本発明に係る電気光学装置において、前記複数の走査線は、第1の走査線および第2の走査線の2本の走査線を一对とする複数の走査線対で構成され、各々の前記第1のデータ線と、前記複数の走査線対の各々の前記第2の走査線と、前記複数の画素の各々とに接続された複数の第1のスイッチング素子と、各々の前記第2のデータ線と、前記複数の走査線対の各々の前記第1の走査線と、前記複数の画素の各々とに接続された複数の第2のスイッチング素子とをさらに有することを特徴とする。

【0013】このように、各画素に接続された第1のスイッチング素子、および第2のスイッチング素子を有する電気光学装置において、第1、2の走査線のいずれか一方を選択することで、第1、2のスイッチング素子のいずれか一方をオンさせることができる。そして、オンされた第1、2のスイッチング素子のいずれか一方を介して接続された各データ線にデータ信号を供給し、各データ線に正極性または負極性のいずれか一方の電圧のみを供給するように制御できる。

【0014】また、本発明に係る電気光学装置において、前記走査線駆動手段は、前記複数の走査線対の各対の前記第1または第2の走査線の一方に接続され、前記第kフレーム期間の第t番目の選択期間および前記第k

6

+1フレーム期間の第t+1番目の選択期間にオンされる複数の第3のスイッチング素子と、前記複数の走査線対の各対の前記第1または第2の走査線の他方に接続され、前記第kフレーム期間の第t+1番目の選択期間および前記第k+1フレーム期間の第t番目の選択期間にオンされる複数の第4のスイッチング素子とを有することを特徴とする。

【0015】このように2本の第1、2の走査線が、各画素に対応して接続されている場合、第1、2の走査線のいずれか一方を駆動させるかは、走査線のそれぞれに第3、4のスイッチング素子を設けることで選択できる。

【0016】また、本発明に係る電気光学装置は、前記データ信号は、R信号、G信号およびB信号を有し、前記第1の方向に沿って、前記複数の走査線対の両端に配置された2本の前記第1のデータ線または前記第2のデータ線には、前記R信号、前記G信号および前記B信号のうちのいずれか1つの信号が供給され、その他の前記第1のデータ線および前記第2のデータ線には、前記R信号、前記G信号および前記B信号のうちのいずれか2つの信号が供給されることを特徴とする。

【0017】このように1本のデータ線から1または2つのデータ信号を供給することで、配置された両端のデータ線を除き、同じ極性を有するデータ信号が1本のデータ線を介して、隣合う画素同士に供給される。

【0018】また、本発明に係る電気光学装置において、前記複数の画素の各々は、容量性の電気特性を有してもよい。

【0019】また、本発明に係る電気光学装置において、前記複数の画素の各々は、薄膜トランジスタで駆動される電気光学材料を有してもよい。

【0020】また、本発明に係る電気光学装置において、前記電気光学材料は、液晶であってもよい。

【0021】また、本発明に係る電気光学装置を電子機器に適用することができる。

【0022】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0023】(第1の実施形態)図1は、本発明にかかるTFT型液晶装置を示している。

【0024】この液晶装置は、液晶パネル10、信号制御回路部12、階調電圧回路部14、走査線駆動回路20およびデータ線駆動回路22から構成されている。なお、図1中では、液晶パネル10に形成された各画素を、 $P(1, 1) \sim P(m, n) \sim P(M, N)$ で定義する。 m, n, M および N はそれぞれ2以上の整数を表す。

【0025】各走査線の総称はY、各データ線の総称はXで表し、このうち、各々の走査線またはデータ線を指定する場合は、 Y_1, Y_2, \dots, Y_M 又は $X_1, X_2, \dots,$

50

(5)

7

X_N 、 X_{N+1} のように定義する。さらに、特定の走査線を指定する場合は、 Y_{1a} 、 Y_{1b} 、 Y_{2a} 、 Y_{2b} 、…、 Y_{Ma} 、 Y_{Mb} のように定義する。

【0026】液晶パネル10には、走査線 $Y_1 \sim Y_M$ と、データ線 $X_1 \sim X_{N+1}$ とが配置され、その交点に対応して $(M \times N)$ 個の画素 $P(1, 1) \sim P(M, N)$ から構成されている。さらに走査線 $Y_1 \sim Y_M$ のそれぞれで、例えば走査線 Y_m は走査線 Y_{ma} および走査線 Y_{mb} のように、2本の走査線が一对となって配置された走査線を有している。

【0027】液晶パネル10内の、ある特定の1画素 $P(1, 1)$ においては、薄膜トランジスタ(TFT)30のソースにデータ線 X_1 が、ゲートに走査線 Y_{1a} がそれぞれ接続されている。さらに、薄膜トランジスタ(TFT)32のソースにはデータ線 X_2 が、ゲートには走査線 Y_{1b} がそれぞれ接続されている。このTFT30およびTFT32のドレインが画素電極34に接続されている。この画素電極34を一端として画素容量36が接続されている。画素容量36の他端は、図示しないが、対向電極38に接続されている。また、図示しないが、各画素には通常、画素電極34を一端として電荷を保持しておくための保持容量が設けられている。他の $(N \times M - 1)$ 個の画素 $P(1, 2) \sim P(M, N)$ についても、上述の画素 $P(1, 1)$ と同様な構成を有している。

【0028】図1の液晶装置には、外部からデータ信号、同期信号およびクロック信号が供給される。

【0029】(走査線駆動回路の説明) 走査線駆動回路20には、信号制御回路部12からクロック信号CLK2および垂直同期信号Vsyncが供給される。この走査線駆動回路20は、例えば図2に示すように、シフトレジスタ50、出力回路52および走査線切換え回路60を有して構成されている。

【0030】シフトレジスタ50は、例えば、M個のレジスタのそれぞれにサフィックス1～Mを付した、M個のレジスタ55-1～55-Mの各々が直列に接続された構成となっている。

【0031】このシフトレジスタ50のM個レジスタ55-1～55-Mのそれぞれには、電位「1」または電位「0」が供給される。出力回路52は、M個レジスタ55-1～55-Mのそれぞれに供給された電位(「0」または「1」)に基づいて、一定レベルの電圧を生成し、この電圧を走査線Yに供給する。

【0032】走査線切換え回路60には、走査線Y上に、M個のスイッチング素子64およびM個のスイッチング素子66が接続されている。このM個のスイッチング素子64のそれぞれには、このスイッチング素子64の開閉を制御するための制御ライン62bが接続されている。同様に、M個のスイッチング素子66のそれぞれには、このスイッチング素子66の開閉を制御するため

8

の制御ライン62aが接続されている。切換えスイッチング素子62には、垂直同期信号Vsyncおよびクロック信号CLK2に同期して供給されるクロック信号CLK3が供給される。切換えスイッチング素子62で制御ライン62bが選択されると、スイッチング素子64がオンされる。切換えスイッチング素子62で制御ライン62aが選択されると、スイッチング素子66がオンされる。なお、この走査線駆動回路20のクロック信号CLK3に基く液晶装置の詳細な動作は後述する。

10 【0033】(データ線駆動回路の説明) データ線駆動回路22には、信号制御回路部12からクロック信号CLK1、水平同期信号Hsyncおよびデータ信号Daが供給される。この図1におけるデータ線駆動回路22は、図3に示すように、シフトレジスタ70、入力ラッチ回路72、データレジスタ74、ラッチ回路76、DAコンバータ78、ボルテージフォロア80、極性切換え回路82およびデータ線切換え回路84を有して構成されている。

20 【0034】図1における信号制御回路部12から供給されるデータ信号Daは、例えば、各8ビット(約1677万色表示)からなるRGB信号である。このRGB信号の各々は、例えば各8ビットからなる場合、R0～R7、G0～G7およびB0～B7として、入力ラッチ回路72にシリアルに供給される。このシリアルな各RGB信号は、クロック信号CLK1のタイミングで、順次、ラッチされ、データレジスタ74に取りこまれる。例えば、100クロック分のデータレジスタが用意されている場合、 $RGB \times 8 \text{ ビット} \times 100 \text{ クロック}$ 信号が1ラインデータとして、データレジスタ74に供給される。この1ライン分の各RGB信号は、信号制御回路部12から供給される水平同期信号Hsyncに基いて、ラッチ回路76にラッチされる。ラッチ回路76にラッチされた各RGB信号は、極性切換え回路82を介して、DAコンバータ78に供給される。この各RGB信号は、階調電圧回路部14から供給される基準電圧、例えばV0～V15に基いて、DAコンバータ78でアナログ変換され、正極性または負極性のデータ信号電圧Vd⁺が生成される。さらに、このデータ信号電圧Vd⁺は、データ線切換え回路84を介して、ボルテージフォロア80でインピーダンス変換されてデータ線Xに供給される。

30 【0035】ここで、上述したラッチ回路76、極性切換え回路82、DAコンバータ78およびデータ線切換え回路84の構成について説明する。

40 【0036】DAコンバータ78は、図4のように、ラッチ回路76から供給される各RGB信号に対してアナログ変換を行なう、サフィックス1～nを付したDAコンバータ78-1～78-nを有して構成されている。さらに、このDAコンバータ78-1～78-nのそれぞれは、ラッチ回路76から供給された各RGB信号

50

(6)

9

を、正極性または負極性のアナログ信号に変換する機能を有する。図4中では、供給された各RGB信号を正極性のアナログ信号に変換する場合は、正極性(+)のDAコンバータ78-1が、同じく負極性のアナログ信号に変換する場合は、負極性(-)のDAコンバータ78-1がそれぞれ用いられる。本実施形態では、液晶装置がドット反転方式で駆動される。このため、ラッチ回路76から供給される各RGB信号は、極性切換え回路82で正極性または負極性のアナログ信号に変換され、データ線Xに供給される。

【0037】極性切換え回路82は、ラッチ回路76からDAコンバータ78に各RGB信号を供給する供給線上に、(N+1)個のスイッチング素子92と、(N+1)個のスイッチング素子94を有している。(N+1)個のスイッチング素子92および(N+1)個のスイッチング素子94は、切換えスイッチング素子90に水平同期信号Hsyncが供給されるのと同期して、開閉の制御が行なわれる。切換えスイッチング素子90で、制御ライン90aが選択されると、スイッチング素子92がオンされる。切換えスイッチング素子90で、制御ライン90bが選択されると、スイッチング素子94がオンされる。なお、このスイッチング素子92は、正極性のDAコンバータ78-1、負極性のDAコンバータ78-2、正極性のDAコンバータ78-3、…、正極性のDAコンバータ78-(n+1)のそれぞれへの供給ライン上に設けられている。逆に、スイッチング素子94は、負極性のDAコンバータ78-1、正極性のDAコンバータ78-2、負極性のDAコンバータ78-3、…、負極性のDAコンバータ78-(n+1)のそれぞれへの供給ライン上に設けられている。

【0038】こうすることで、水平同期信号Hsyncが極性切換え回路82に供給される毎に、隣合うデータ線において、ラッチ回路76から供給される各RGB信号の極性を変化させることができるようになる。

【0039】次に、データ線切換え回路84は、DAコンバータ78で変換された隣合うデータ信号同士の極性が互いに異なる各RGBのデータ信号電圧Vdを、データ線Xに供給するように配線されている。このデータ線切換え回路84の配線パターンを、ラッチ回路76-1~76-3にラッチされた各RGB信号を一例として用いて説明する。

【0040】ラッチ回路76-1にラッチされたR信号は、スイッチング素子92がオンすることで、正極性のDAコンバータ78-1でアナログ変換され、ボルテージフォロワ80を介して、データ線X₁に供給される

(R+)。また一方、ラッチ回路76-1にラッチされたR信号は、スイッチング素子94がオンすることで、負極性のDAコンバータ78-1でアナログ変換され、ボルテージフォロワ80を介して、データ線X₂に供給される(R-)。同様に、ラッチ回路76-2にラッチ

10

されたG信号は、データ線X₂には負極性のデータ信号(G-)、データ線X₃には正極性のデータ信号(G+)としてそれぞれ供給される。同様に、ラッチ回路76-3にラッチされたB信号は、データ線X₃には正極性のデータ信号(B+)、データ線X₄には負極性のデータ信号(B-)としてそれぞれ供給される。以上のような接続関係を1セットとして、データ線X_{n+1}まで同様な規則に従って、DAコンバータ76の出力とデータ線Xとのそれぞれが、ボルテージフォロワ80を介して

10

接続されている。【0041】(液晶装置の動作説明)さて、以上図1に説明した走査線駆動回路20およびデータ線駆動回路22を基に、図5、6を用いて、本実施形態にかかる液晶装置の動作を説明する。図5は、液晶装置の動作をタイミングチャートで示した図であり、図6はその液晶パネル10の変化を概念的に表した図である。

20

【0042】図5に示すフレーム期間f1の選択期間H1において、垂直同期信号Vsyncが走査線駆動回路20に供給されると、図2のシフトレジスタ50-1に「1」が供給される。同時に、図2のスイッチング素子62に供給された垂直同期信号Vsync(およびクロック信号CLK2)に基いて、スイッチング素子60により制御ライン62aが選択され、スイッチング素子66がオンされる。同時に、水平同期信号Hsyncがデータ線駆動回路22に供給され、この水平同期信号Hsyncに基いて、図4のスイッチング素子90により制御ライン90aが選択され、スイッチング素子92がオンされる。したがって、図4のラッチ回路76-1に記憶されたR信号は、正極性のDAコンバータ78-1でR+信号にアナログ変換され、ボルテージフォロワ80を介して、データ線X₁に供給される。そして、このR+信号は、図1において、画素P(1,1)に供給される。ラッチ回路76-2に記憶されたG信号は、負極性のDAコンバータ78-2でG-信号にアナログ変換され、ボルテージフォロワ80を介して、データ線X₂に供給される。そして、このG-信号は画素P(1,2)に供給される。ラッチ回路76-3に記憶されたB信号は、正極性のDAコンバータ78-3でB+信号にアナログ変換され、ボルテージフォロワ80を介して、データ線X₃に供給される。そして、このB+信号は画素P(1,3)に供給される。以下同様に、データ線切換え回路84によって、アナログ変換された各RGB信号がデータ線X₄~X_Nに振り分けられる。

30

40

50

【0043】このときの、液晶パネルの変化を図6に示す。選択期間H1に画素P(1,1)には、図6(a)に示すように、データ線X₁からスイッチング素子30-1を介して、正極性のデータ信号電圧Vd(R+)が供給される。画素P(1,2)には、データ線X₂からスイッチング素子30-2を介して、負極性のデータ信号電圧Vd(G-)が供給される。画素P(1,3)に

(7)

11

は、データ線 X_3 からスイッチング素子30-3を介して、正極性のデータ信号電圧 $V_d(B+)$ が供給される。

【0044】次に、図5に示すフレーム期間 f_1 の選択期間 H_2 において、クロック信号 CLK_2 が図1に示す走査線駆動回路20に供給されると、信号「1」が1段シフトされ、図2において、シフトレジスタ50-2に「1」が供給される。同時に、スイッチング素子62に供給されたクロック信号 CLK_2 に基いて、スイッチング素子60により制御ライン62bが選択され、スイッチング素子64がオンされる。同時に、図1において、水平同期信号 $Hsync$ がデータ線駆動回路22に供給され、この水平同期信号 $Hsync$ に基いて、図4に示すスイッチング素子90により制御ライン90bが選択され、スイッチング素子94がオンされる。したがって、ラッチ回路76-1に記憶されたR信号は、負極性のDAコンバータ78-1でR-信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_2 に供給される。そして、このR-信号は画素P(2, 1)に供給される。図4において、ラッチ回路76-2に記憶されたG信号は、正極性のDAコンバータ78-2でG+信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_3 に供給される。そして、このG+信号は画素P(2, 2)に供給される。ラッチ回路76-3に記憶されたB信号は、負極性のDAコンバータ78-3でB-信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_4 に供給される。そして、このB-信号は画素P(2, 3)に供給される。以下同様に、データ線切換え回路84によって、アナログ変換された各RGB信号がデータ線 $X_5 \sim X_{N+1}$ に振り分けられる。

【0045】このときの、液晶パネルの変化を図6に示す。選択期間 t_2 に画素P(2, 1)には、図6(a)に示すように、データ線 X_2 からスイッチング素子32-1を介して、負極性のデータ信号電圧 $V_d(R-)$ が供給される。画素P(2, 2)には、データ線 X_3 からスイッチング素子32-2を介して、正極性のデータ信号電圧 $V_d(G+)$ が供給される。画素P(2, 3)には、データ線 X_4 からスイッチング素子32-3を介して、負極性のデータ信号電圧 $V_d(B-)$ が供給される。

【0046】上述のように動作させることで、図6

(a)に示したように、例えば、画素P(1, 1)において、正極性のデータ信号電圧 V_d を供給する場合は、正極性のデータ信号電圧のみが供給されるデータ線 X_1 を用いる。また、例えば、画素(2, 1)に負極性のデータ信号電圧 V_d を供給する場合は、負極性のデータ信号電圧のみが供給されるデータ線 X_2 を用いる。

【0047】次に、図5に示すフレーム期間 f_2 の選択期間 H_1 において、図2のスイッチング素子60により

12

制御ライン62bが選択され、スイッチング素子64がオンされる。同時に、図4のスイッチング素子90により制御ライン90bが選択され、スイッチング素子94がオンされる。したがって、図4に示すラッチ回路76-1に記憶されたR信号は、負極性のDAコンバータ78-1でR-信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_2 に供給される。ラッチ回路76-2に記憶されたG信号は、正極性のDAコンバータ78-2でG+信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_3 に供給される。ラッチ回路76-3に記憶されたB信号は、負極性のDAコンバータ78-3でB-信号にアナログ変換され、ボルテージフォロワ80を介して、データ線 X_4 に供給される。以下同様に、データ線切換え回路84によって、アナログ変換された各RGB信号がデータ線 $X_5 \sim X_{N+1}$ に振り分けられる。

【0048】このときの図1に示す液晶パネル10の変化を図6(b)に示す。図5の選択期間 H_1 に画素P(1, 1)には、図6(b)に示すように、データ線 X_2 からスイッチング素子32-1を介して、負極性のデータ信号電圧 $V_d(R-)$ が供給される。画素P(1, 2)には、データ線 X_3 からスイッチング素子32-2を介して、正極性のデータ信号電圧 $V_d(G+)$ が供給される。画素P(1, 3)には、データ線 X_4 からスイッチング素子32-3を介して、負極性のデータ信号電圧 $V_d(B-)$ が供給される。

【0049】次に、図5に示すフレーム期間 f_2 の選択期間 H_2 において、図2のスイッチング素子60により制御ライン62aが選択され、スイッチング素子66がオンされる。同時に、図4に示すスイッチング素子90により制御ライン90aが選択され、スイッチング素子92がオンされる。この結果、ラッチ回路76-1に記憶されたR信号は、データ線 X_1 に供給される。ラッチ回路76-2に記憶されたG信号は、データ線 X_2 に供給される。ラッチ回路76-3に記憶されたB信号は、データ線 X_3 に供給される。以下同様に、図4に示すデータ線切換え回路84によって、アナログ変換された各RGB信号がデータ線 $X_4 \sim X_N$ に供給される。

【0050】画素P(2, 1)には、データ線 X_1 からスイッチング素子30-1を介して、正極性のデータ信号電圧 $V_d(R+)$ が供給される。画素P(2, 2)には、データ線 X_2 からスイッチング素子30-2を介して、負極性のデータ信号電圧 $V_d(G-)$ が供給される。画素P(2, 3)には、データ線 X_3 からスイッチング素子30-3を介して、正極性のデータ信号電圧 $V_d(B+)$ が供給される。

【0051】上述したように動作させることで、フレーム期間 f_1 、 f_2 のそれぞれでは、隣合う画素のそれぞれが異なる極性となるように、かつ、フレーム期間毎に各画素の極性が変わるようなドット反転駆動を行なうこ

(8)

13

とができた。通常の、ドット反転方式で液晶装置を駆動させる場合、例えば、画素(1, 1)に対して、正極性または負極性のデータ信号電圧V_dを単一のデータ線X₁から供給する。しかし、本実施形態にかかる液晶装置では、上述の図6に示したように、例えば、画素P

(1, 1)は、正極性のデータ信号電圧V_dを供給するデータ線X₁、および負極性のデータ信号電圧V_dを供給するデータ線X₂に接続されている。そして、データ線X₁、X₂のどちらからでもデータ信号電圧が画素P

(1, 1)に供給されるように制御することで、データ線X₁、X₂にかかる電圧極性を固定することができるようになる。

【0052】このようにドット反転方式で液晶装置を駆動させる場合、データ線Xを正極性または負極性のデータ信号電圧V_dのどちらかに特化させて、駆動することで、データ信号電圧V_dの電圧振幅を半分以下にすることができる。これは、図8に示すように、選択期間H₁において、あるデータ線X(例えばデータ線X₁)の電圧振幅が2V₁からV₁になったことになり、液晶パネル10が駆動される際の消費電力の低減に寄与する。さらに、電圧振幅を半分以下にすることで、所定電圧V₁にまで急速に充電できるようになる。これは従来のドット反転駆動方式の場合、その充電特性は曲線C_{a1}のようになり、選択期間H₁内の時点t_{a1}で所定電圧V₁に達する。本実施形態では、データ線X毎に極性が特化されており、寄生容量+αの電圧(C_{L1})が充電されている状態から充電されることで、充電特性は曲線C_{b1}のようになる。この充電特性C_{b1}では、充電特性C_{a1}での時点t_{a1}よりも速い、時点t_{b1}で所定電圧V₁に達することができる。このため、本発明にかかるドット反転駆動方式で液晶装置を駆動させるとき、電圧供給源であるデータ線駆動回路と、充電されるべき画素との距離が遠くなる毎に、所定の選択期間内に所定電圧まで十分に画素を充電できないといった問題を解決できる。

【0053】また、大画面の液晶パネルにドット反転駆動方式を用いることで、所定の選択期間内に所定電圧まで十分に画素を充電できないといった問題にも対応できるようになる。

【0054】(データ線駆動回路の変形例)図7のデータ線駆動回路は、図3に示したデータ線駆動回路22とは別の形態のデータ線切換え回路86を有して構成されている。

【0055】図7に示すラッチ回路76から出力された各RGBデータは、各DAコンバータ78の正極性および負極性のDAコンバータ78でアナログ変換される。このアナログ変換された各RGBデータは、データ線切換え回路86のスイッチング素子102、104の開閉制御に基いて、ボルテージフォロワ80を介して、データ線Xに供給される。例えば、ラッチ回路76-1~76-3に記憶された各RGBデータが、データ線X₁~

14

X₄のいずれかに以下のように供給されることになる。切換えスイッチング素子100により制御ライン100aがオンされることで、データ線X₁にR(+)、データ線X₂にG(-)およびデータ線X₃にB(+)がそれぞれ供給される。また、切換えスイッチング素子100により制御ライン100bがオンされることで、データ線X₂にR(-)、データ線X₃にG(+)およびデータ線X₄にB(-)がそれぞれ供給される。つまり、データ線X₂にはR(-)およびG(-)のいずれかの負極性のデータ信号電圧が供給され、データ線X₃にはG(+)およびB(+)のいずれかの正極性のデータ信号電圧が供給される。

【0056】このようにデータ線駆動回路を構成しても、前述の液晶装置と同様の動作を行なわせることができる。

【0057】(第2の実施形態)図9は、第2の実施形態にかかるTFT型液晶装置のブロック図を示している。このように液晶装置を構成することでも、前述の液晶装置と同様な効果を得ることができる。

【0058】この液晶装置は、液晶パネル110、信号制御回路部112、階調電圧回路部114、走査線駆動回路120およびデータ線駆動回路122から構成されている。なお、図1中では、液晶パネル110に形成された各画素を、P(1, 1)~P(M, N)で定義する。各走査線の総称はY、各データ線の総称はXで表し、このうち、ある特定の走査線またはデータ線を指定する場合は、Y₁、Y₂、…、Y_M又はX₁、X₂、…、X_Nのように定義する。さらに、特定の走査線を指定する場合は、Y_{1a}、Y_{1b}、Y_{2a}、Y_{2b}、…、Y_{Ma}、Y_{Mb}またはX_{1a}、X_{1b}、X_{2a}、X_{2b}、…、X_{Na}、X_{Nb}のように定義する。

【0059】液晶パネル110は、走査線Y₁~Y_Mと、データ線X₁~X_Nとが配置され、(M×N)個の画素から構成されている。さらに走査線Yのそれぞれでは、例えば、走査線Y₁が2本の走査線Y_{1a}、Y_{1b}のように一対となつて配置された走査線を有している。データ線Xのそれぞれは、例えば、データ線X₁は、2本のデータ線X_{1a}、X_{1b}のように一対となつて配置されたデータ線を有している。液晶パネル110内の、ある特定の1画素P(1, 1)においては、薄膜トランジスタ(TFT)130のソースにデータ線X_{1a}が、ゲートに走査線Y_{1a}がそれぞれ接続されている。さらに、薄膜トランジスタ(TFT)132のソースにはデータ線X_{1b}が、ゲートには走査線Y_{1b}がそれぞれ接続されている。このTFT130およびTFT132のドレインが画素電極136に接続されている。この画素電極136を一端として画素容量136が接続されている。他の(N×M-1)個の画素P(1, 2)~P(M, N)についても、各データ線Xに対処して画素P(1, 1)と同様な構成を有している。

15

【0060】図9の液晶装置には、外部からデータ信号、同期信号およびクロック信号が供給される。

【0061】走査線駆動回路120には、信号制御回路部112からクロック信号CLK2および垂直同期信号Vsyncが供給される。この走査線駆動回路120は、前述した図2に示す走査線駆動回路20と同様の構成を有している。

【0062】データ線駆動回路122には、信号制御回路部112からクロック信号CLK1、データ信号Daおよび水平同期信号Hsyncが供給される。このデータ線駆動回路122には、例えば図10に示すように、データ信号Da（各RGB信号）がアナログ変換された後のデータ信号電圧の、データ線Xへの切換えを行なうデータ線切換え回路150を有して構成されている。ラッチ回路76から出力されたデータ信号Da（各RGB信号）はDAコンバータ78でそれぞれ正極性または負極性のアナログ電圧に変換され、データ線切換え回路150に供給される。切換えスイッチング素子160により制御ライン160aに切換えることでスイッチング素子162をオンし、また、制御ライン160bに切換えることでスイッチング素子164をオンする。例えば、ラッチ回路76-1〜76-3に記憶されている各RGBデータのそれぞれの動作結果について説明する。スイッチング素子162がオンされると、データ線X_{1a}にR（+）、データ線X_{2b}にG（-）およびデータ線X_{3a}にB（+）がそれぞれ供給される。スイッチング素子164がオンされると、データ線X_{1b}にR（-）、データ線X_{2a}にG（+）およびデータ線X_{3b}にB（-）がそれぞれ供給される。

【0063】上述のような液晶装置の液晶パネル110の各画素の極性変化の様子を、図11を用いて説明する。図12では、一例としてP（1，1）〜P（2，2）の4つの画素についての動作を示している。

【0064】図11（a）のフレーム期間f1の、走査線Y_{1a}が選択される選択期間H1において、データ線駆動回路122のデータ線切換え回路150の制御ライン160aにオン電圧が供給され、スイッチング素子162がオンされる。したがって、図11（a）において、データ線X_{1a}、X_{2b}のそれぞれにデータ信号電圧Vd（R+，G-）が供給される。データ線X_{1a}からは画素P（1，1）に、データ線X_{2b}からは画素P（1，2）にそれぞれデータ信号電圧Vdが供給される。画素P（1，1）は正極性、画素P（1，2）は負極性の電圧をそれぞれ示す。次に、走査線Y_{2b}が選択される選択期間H2に、データ線駆動回路122のデータ線切換え回路150の制御ライン160bにオン電圧が供給され、スイッチング素子164はオンされる。したがって、図11（a）において、データ線X_{1b}、X_{2a}のそれぞれにデータ信号電圧Vd（R-，G+）が供給される。データ線X_{1b}からは画素P（2，1）に、データ線X_{2a}から

16

は画素P（2，2）にそれぞれデータ信号電圧Vdが供給される。画素P（2，1）は負極性、画素P（2，2）は正極性の電圧をそれぞれ示す。

【0065】フレーム期間f1の次の、フレーム期間f2で、走査線Y_{1b}が選択される選択期間H2において、図9のデータ線駆動回路122の内部回路である図10に示すデータ線切換え回路150の制御ライン160bにオン電圧が供給され、スイッチング素子164はオンされる。したがって、図11（b）では、データ線X_{1b}、X_{2a}のそれぞれにデータ信号電圧Vd（R-，G+）が供給される。データ線X_{1b}からは画素P（1，1）に、データ線X_{2a}からは画素P（1，2）にそれぞれデータ信号電圧Vdが供給される。画素P（1，1）は負極性、画素P（1，2）は正極性の電圧をそれぞれ示す。次に、走査線Y_{2a}が選択される選択期間に、データ線駆動回路122のデータ線切換え回路150の制御ライン160aにオン電圧が供給され、スイッチング素子162はオンされる。したがって、図11（b）では、データ線X_{1a}、X_{2b}のそれぞれにデータ信号電圧Vd（R+，G-）が供給される。データ線X_{1a}からは画素P（2，1）に、データ線X_{2b}からは画素P（2，2）にそれぞれデータ信号電圧Vdが供給される。画素P（2，1）は正極性、画素P（2，2）は負極性の電圧をそれぞれ示す。

【0066】このように各画素が、正極性のデータ信号電圧が供給されるデータ線X_{ma}、および負極性のデータ信号電圧が供給されるデータ線X_{mb}の2本のデータ線を一对とした、データ線X₁〜X_Nと対応されて配置されて構成されていても、前述の第1の実施形態と同様な効果を奏することができる。

【0067】なお、本発明は上記実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本実施形態ではTF型液晶装置を用いたが、X電極またはY電極のいずれかが形成された2枚の基板の間に液晶材料を封じこんだ単純マトリックス構造の液晶装置にも適用可能である。この場合、各画素を形成する電極X、Yに対応して、容量性の電気的特性を有する受動素子（コンデンサなど）が設けられる。また、例えば、本発明は上述のTF型の液晶装置の駆動に適用されるものに限らず、2端子素子からなるTFD（ThinFilm Diode）、エレクトロルミネッセンス（EL）、プラズマディスプレイ装置等を用いた画像表示装置にも適用可能である。

【0068】本発明は、例えば、携帯電話、ゲーム機器、電子手帳、パーソナルコンピュータ、ワードプロセッサ、テレビ、カーナビゲーション装置など各種の電子機器に適用することができる。

【図面の簡単な説明】

【図1】第1の実施形態にかかる液晶装置を示す図である。

(10)

17

【図2】図1に示した走査線駆動回路の一例を示す図である。

【図3】図1に示したデータ線駆動回路の内部ブロック図を示す図である。

【図4】図3に示した内部ブロック図の詳細を示す図である。

【図5】図1に示した液晶装置の動作をタイミングチャートに示した図である。

【図6】図1に示した液晶パネル内の各画素の極性変化を説明するための図である。

【図7】図4に示したデータ線駆動回路の内部ブロック図とは別の形態の内部ブロック図を示す図である。

【図8】図6に示した液晶パネル内の各画素の極性変化のタイミングチャートを示す図である。

【図9】第2の実施形態にかかる液晶装置を示す図である。

【図10】図9に示したデータ線駆動回路の内部ブロック図の詳細を示した図である。

【図11】図9に示した液晶パネル内の各画素の極性変化を説明するための図である。

【図12】従来の液晶パネル内の画素の極性変化のタイミングチャートを示す図である。

【符号の説明】

10, 110 液晶パネル

18

12, 112 信号制御回路部

14, 114 階調電圧回路部

20, 120 走査線駆動回路

22, 122 データ線駆動回路

30, 32, 130, 132 TFT

34, 134 画素電極

36, 136 画素容量

38, 138 対向電極

50 シフトレジスタ

10 52 出力回路

60 走査線切換え回路

62, 90, , 100, 160 ライン切換えスイッチング素子

64, 66, 92, 94, 102, 104, 162, 1

64 スwitching素子

70 シフトレジスタ

72 データラッチ回路

74 データレジスタ

76 ラッチ回路

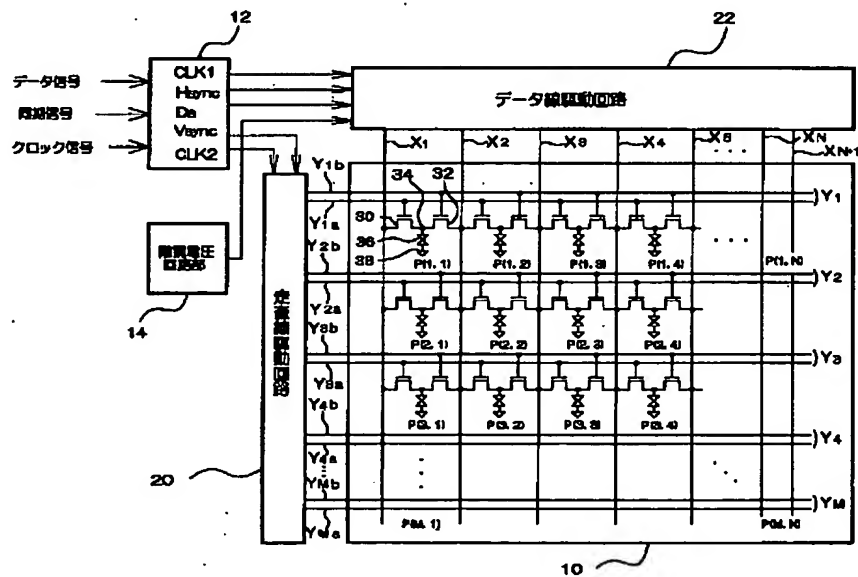
20 78 DAコンバータ

80 ボルテージフォロワ

82 極性切換え回路

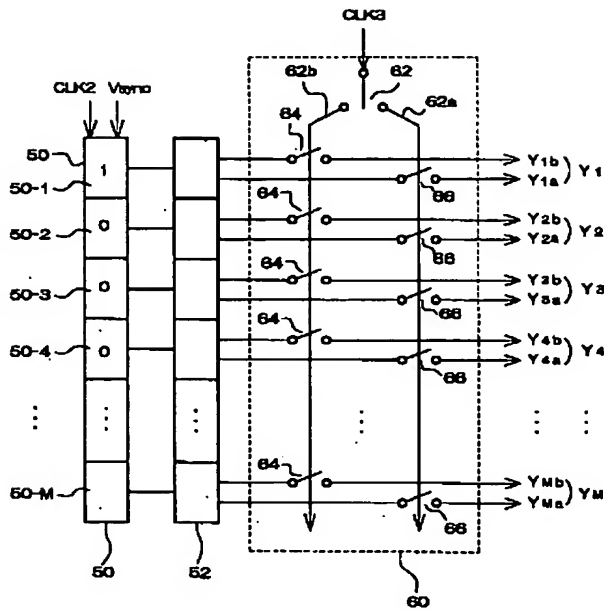
84, 86, 150 データ線切換え回路

【図1】

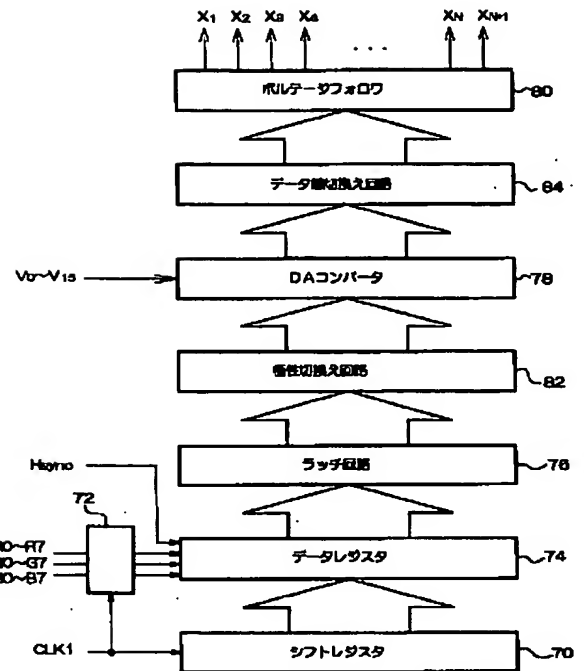


(11)

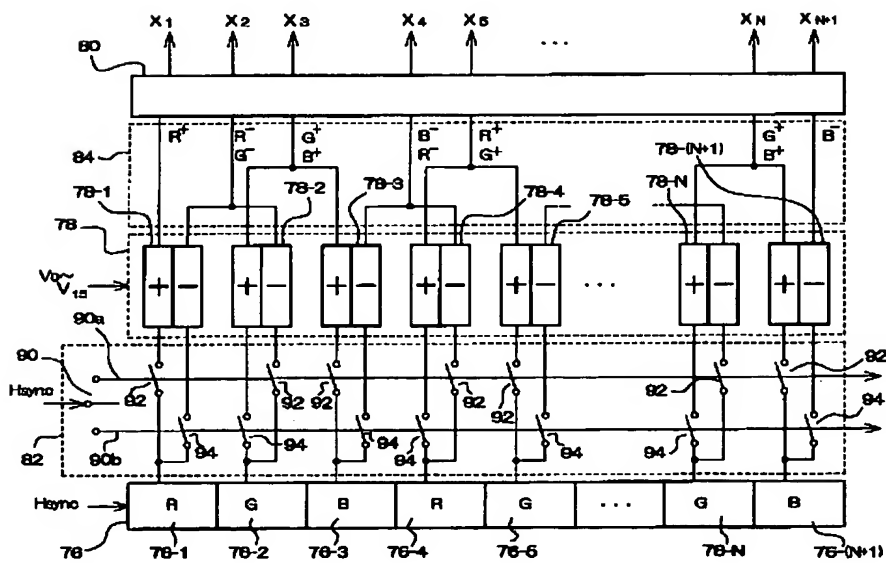
【図2】



【図3】

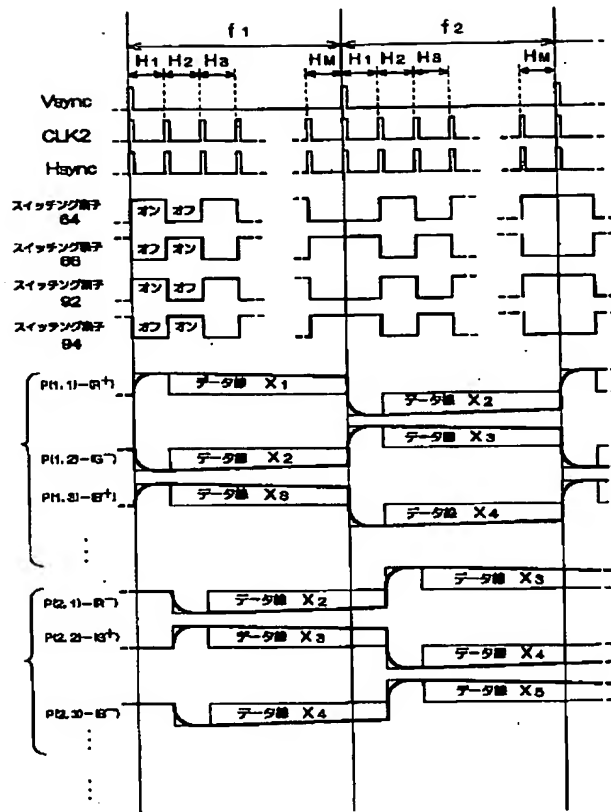


【図4】

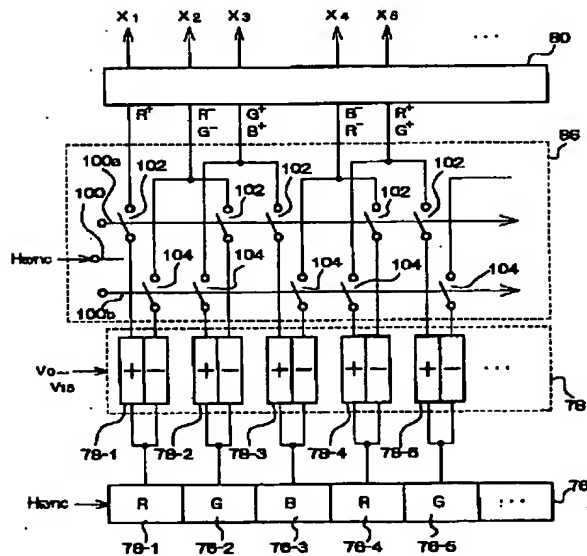


(12)

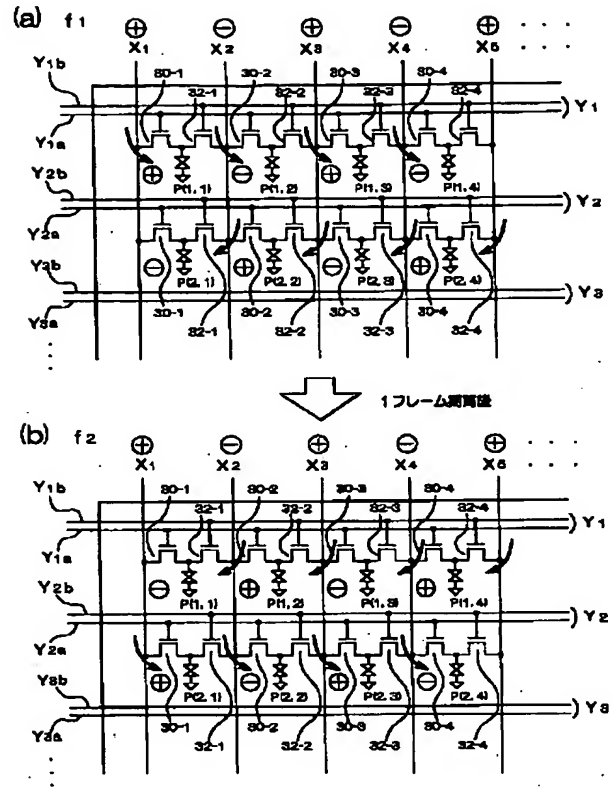
【図5】



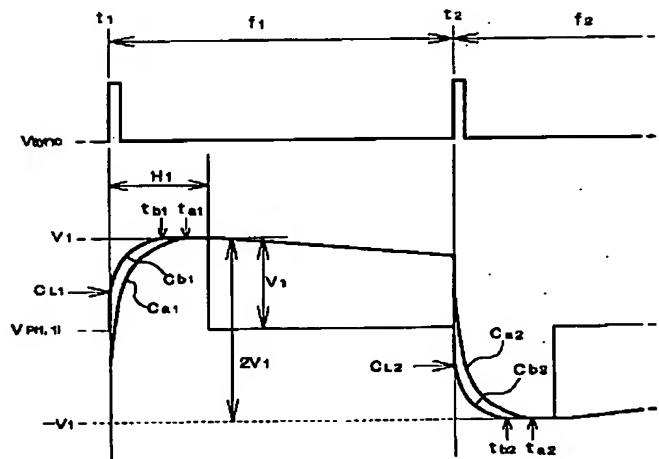
【図7】



【図6】

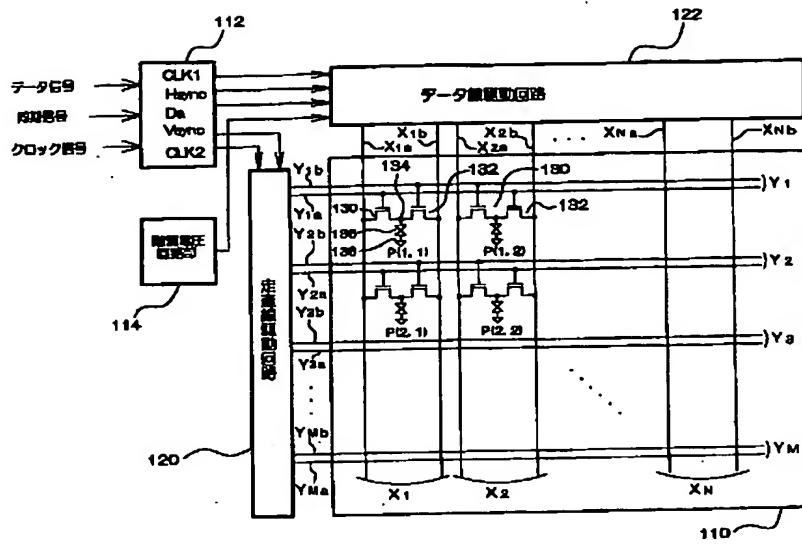


【図8】

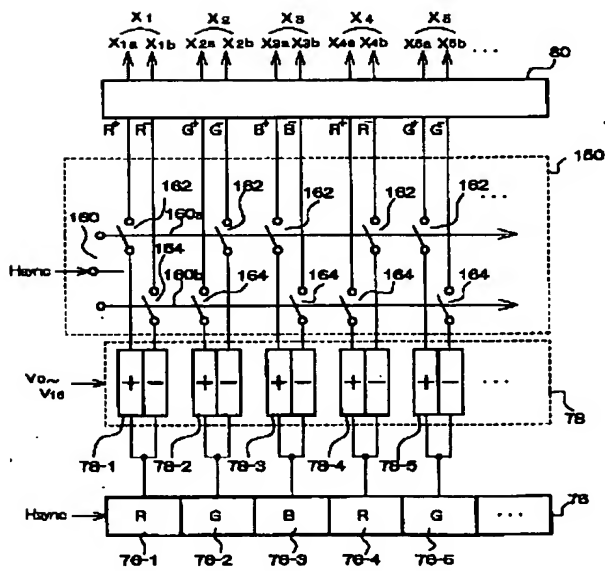


(13)

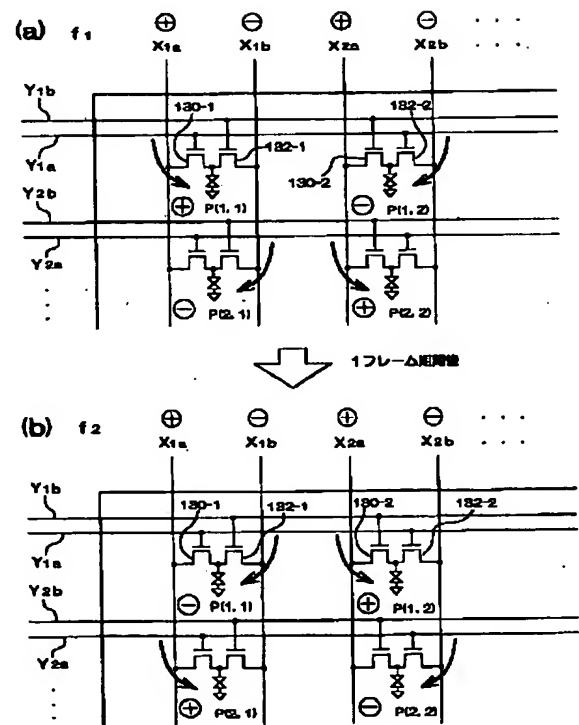
【図9】



【図10】

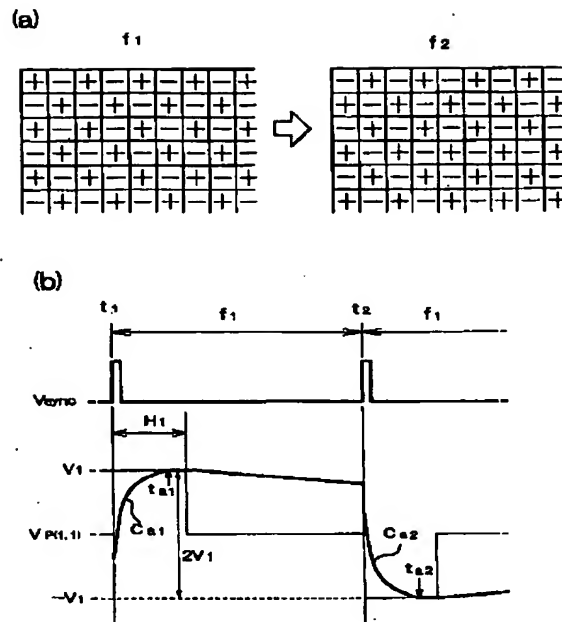


【図11】



(14)

【図12】



フロントページの続き

(51) Int. Cl. 7
G 0 9 G 3/20

識別記号
6 8 0

F I
G 0 9 G 3/20

テーマコード* (参考)

6 8 0 H

F ターム (参考) 2H093 NA16 NA31 NA34 NA80 NC10
NC13 NC16 NC22 NC23 NC25
NC28 NC34 ND12 ND35 ND49
NF05
5C006 AA21 AC21 BB11 BB12 BB15
BB16 BB17 BC03 BC06 BC12
FA46 FA47
5C080 AA05 AA06 AA10 BB05 CC03
DD26 FF11 FF12 JJ02 JJ04